

#4
6-23-01
PATENT
81877.0007
Express Mail Label No. EL 589 805 399 US

jc625 U.S. Pro
09/670917
09/29/00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Norikazu MIZUNO et al.

Serial No: Not assigned

Filed: September 29, 2000

For: SEMICONDUCTOR DEVICE
MANUFACTURING METHOD AND
SEMICONDUCTOR MANUFACTURING
APPARATUS

Art Unit: Not assigned

Examiner: Not assigned

TRANSMITTAL OF PRIORITY DOCUMENT

Box PATENT APPLICATION
Assistant Commissioner for Patents
Washington, D.C. 20231

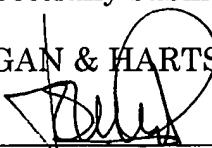
Dear Sir:

Enclosed herewith is a certified copy of Japanese patent application No. 11-333129 which was filed November 24, 1999, from which priority is claimed under 35 U.S.C. § 119 and Rule 55.

Acknowledgment of the priority document(s) is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

HOGAN & HARTSON L.L.P.

By: 

Louis A. Mok
Registration No. 22,585
Attorney for Applicant(s)

Date: September 29, 2000

500 South Grand Avenue, Suite 1900
Los Angeles, California 90071
Telephone: 213-337-6700
Facsimile: 213-337-6701

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

JC825 U.S. PTO
09/670917
09/29700

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application:

1999年11月24日

出願番号
Application Number:

平成11年特許願第333129号

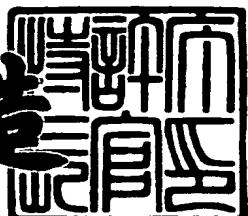
出願人
Applicant(s):

国際電気株式会社

2000年 8月11日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3062857

【書類名】 特許願

【整理番号】 990416KE

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/314

【発明者】

【住所又は居所】 東京都中野区東中野三丁目14番20号 国際電気株式会社内

【氏名】 水野 謙和

【発明者】

【住所又は居所】 東京都中野区東中野三丁目14番20号 国際電気株式会社内

【氏名】 前田 喜世彦

【特許出願人】

【識別番号】 000001122

【氏名又は名称】 国際電気株式会社

【代理人】

【識別番号】 100098534

【弁理士】

【氏名又は名称】 宮本 治彦

【手数料の表示】

【予納台帳番号】 063485

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9606052

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の製造方法および半導体製造装置

【特許請求の範囲】

【請求項1】

ビス ターシャル ブチル アミノ シランとNH₃とを原料ガスとして反応容器内に流して、熱CVD法により塗化シリコン膜を前記反応容器内に設けられた被成膜体上に形成する工程と、

その後、前記反応容器内にNF₃ガスを流して、前記反応容器内に形成された塗化シリコンを除去する工程と、

その後、ビス ターシャル ブチル アミノ シランとNH₃とを原料ガスとして前記反応容器内に流して、熱CVD法により塗化シリコン膜を前記反応容器内に設けられた被成膜体上に形成する工程と、

を備えることを特徴とする半導体装置の製造方法。

【請求項2】

ビス ターシャル ブチル アミノ シランとNH₃とを原料ガスとして前記反応容器内に流して、熱CVD法により塗化シリコン膜を前記反応容器内に設けられた被成膜体上に形成する前記工程を所定回数繰り返した後に、前記反応容器内にNF₃ガスを流して、前記反応容器内に形成された塗化シリコンを除去することを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】

前記反応容器内に形成される前記塗化シリコンが所定の膜厚になる前に前記反応容器内にNF₃ガスを流して、前記反応容器内に形成された塗化シリコンを除去することを特徴とする請求項1または2記載の半導体装置の製造方法。

【請求項4】

前記反応容器内に形成される前記塗化シリコンが前記被成膜体上にパーティクルを発生させる前に前記反応容器内にNF₃ガスを流して、前記反応容器内に形成された塗化シリコンを除去することを特徴とする請求項1乃至3のいずれかに記載の半導体装置の製造方法。

【請求項5】

前記反応容器それ自体が石英で構成されており、および／または前記反応容器内部に石英で構成されている部材が用いられており、前記石英上に形成された前記塗化シリコンが前記被成膜体上にパーティクルを発生させる前に前記反応容器内にNF₃ガスを流して、前記石英上に形成された塗化シリコンを除去することを特徴とする請求項1乃至4のいずれかに記載の半導体装置の製造方法。

【請求項6】

前記反応容器内にNF₃ガスを流して、前記石英上に形成された塗化シリコンを除去する工程を、前記反応容器内の圧力を10Torr以上として行うことを特徴とする請求項5記載の半導体装置の製造方法。

【請求項7】

前記塗化シリコン膜を形成する前後の少なくともいずれか一方に前記反応容器内をNH₃でガスバージすることを特徴とする請求項1乃至6のいずれかに記載の半導体装置の製造方法。

【請求項8】

ビス ターシャル ブチル アミノ シランとNH₃とを原料ガスとして反応容器内に流して、熱CVD法により塗化シリコン膜を前記反応容器内に設けられた半導体ウェーハ上に形成する半導体製造装置であって、

前記反応容器内に形成された塗化シリコンを前記反応容器内にNF₃ガスを流して除去するようにしたことを特徴とする半導体製造装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置の製造方法および半導体製造装置に関し、特に、塗化シリコン膜の熱CVD (Chemical Vapor Deposition) 法による製造工程を備える半導体装置の製造方法および半導体製造装置に関する。

【0002】

【従来の技術】

従来、半導体装置に使用される塗化シリコン膜は、SiH₂Cl₂ (以下DCSと記す) とNH₃との混合ガスにより形成するのが一般的である。

【0003】

しかしながら、この方法では、700℃～800℃といった高温で窒化シリコン膜を形成する必要があり、その結果、浅い拡散層内の不純物が熱により深く拡散してしまい、素子寸法を小さくできないという問題がある。また、排気口に反応副生成物であるNH₄Cl（塩化アンモニウム）が付着してしまい、このNH₄Clは金属表面に鏽を生じさせ、半導体ウェーハ上に金属汚染を生じさせるという問題もある。

【0004】

【発明が解決しようとする課題】

これらの問題点を解決するために、本発明者らは、SiH₂(NH(C₄H₉))₂（ビス ターシャル ブチル アミノ シラン：BTBAS：Bis tertiary butyl amino silane）とNH₃とを原料ガスとして用いて窒化シリコン(Si₃N₄)膜を形成することを検討した。その結果、このようにすれば、600℃程度の低温で窒化シリコン膜を成膜可能であり、また、金属汚染の原因であるNH₄Clを発生させないことが判明した。

【0005】

しかしながら、本発明者らは、BTBASを用いたSi₃N₄膜には次の欠点があることを見いだした。

【0006】

すなわち、炉内に導入されたBTBASとNH₃は熱分解し、ウェーハ上のみならず石英反応管内壁や反応管内部の石英で構成されている部材にSi₃N₄膜を形成するが、BTBASを用いたSi₃N₄膜は膜ストレスが高く、膜収縮が大きいという性質がある。一般的なDCSとNH₃とによるSi₃N₄膜との比較データを、膜収縮率については図4に、膜ストレスについては図5に示す。図4、5において、BはBTBASとNH₃とによるSi₃N₄膜の場合を示し、DはDCSとNH₃とによるSi₃N₄膜の場合を示す。膜ストレスとは引っぱり力（膜応力）であり、反応炉石英上に成膜されたSi₃N₄膜は膜応力によりはがれてしまう。また、反応炉の温度（600℃程度）により膜が縮んでしまう。石英は熱による収縮、膨張がないため、ひずみが生じてしまう。従って、石英

上の Si_3N_4 膜が厚くなると石英にマイクロクラックが発生しウェーハ上にパーティクルを発生させてしまう。マイクロクラックを引き起こす Si_3N_4 膜厚は 4000 Å である。

【0007】

このパーティクル問題を解決するために、4000 Å 成膜毎に、図1に示す縦型 LPCVD 成膜装置1内の石英インナーチューブ12、石英ポート14、石英キャップ15を解体し、HF（フッ化水素）を用いたウェットクリーニングを実施し Si_3N_4 膜を取り除くといった方法でメンテナンスを行う必要がある。1回の成膜を1000 Å とすると4回の成膜毎にメンテナンスをする必要がある。また、メンテナンスに要する時間は16時間であり、時間がかかりすぎるという問題もある。

【0008】

従って、本発明の主な目的は、BTBAS と NH_3 とにより Si_3N_4 膜を製造する場合のメンテナンス頻度の高さの問題点を解決し、メンテナンス頻度をなるべく小さくできると共にパーティクルの発生も抑制または防止できる窒化シリコン膜の製造方法および製造装置を提供することにある。

【0009】

【課題を解決するための手段】

本発明によれば、

ビス ターシャル ブチル アミノ シランと NH_3 とを原料ガスとして反応容器内に流して、熱CVD法により窒化シリコン膜を前記反応容器内に設けられた被成膜体上に形成する工程と、

その後、前記反応容器内に NF_3 ガスを流して、前記反応容器内に形成された窒化シリコンを除去する工程と、

その後、ビス ターシャル ブチル アミノ シランと NH_3 とを原料ガスとして前記反応容器内に流して、熱CVD法により窒化シリコン膜を前記反応容器内に設けられた被成膜体上に形成する工程と、

を備えることを特徴とする半導体装置の製造方法が提供される。

【0010】

好ましくは、ビス ターシヤル プチル アミノ シランと NH_3 とを原料ガスとして前記反応容器内に流して、熱CVD法により窒化シリコン膜を前記反応容器内に設けられた被成膜体上に形成する前記工程を所定回数繰り返した後に、前記反応容器内に NF_3 ガスを流して、前記反応容器内に形成された窒化シリコンを除去する。

【0011】

また、好ましくは、前記反応容器内に形成される前記窒化シリコンが所定の膜厚になる前に前記反応容器内に NF_3 ガスを流して、前記反応容器内に形成された窒化シリコンを除去する。

【0012】

また、好ましくは、前記反応容器内に形成される前記窒化シリコンが前記被成膜体上にパーティクルを発生させる前に前記反応容器内に NF_3 ガスを流して、前記反応容器内に形成された窒化シリコンを除去する。

【0013】

また、好ましくは、前記反応容器それ自体が石英で構成されており、および/または前記反応容器内部に石英で構成されている部材が用いられており、前記石英上に形成された前記窒化シリコンが前記被成膜体上にパーティクルを発生させる前に前記反応容器内に NF_3 ガスを流して、前記石英上に形成された窒化シリコンを除去する。

【0014】

この場合に、好ましくは、窒化シリコン膜の膜厚が 4000 \AA より厚くなる前に NF_3 ガスにより除去することが好ましい。

【0015】

また、好ましくは、前記反応容器内に NF_3 ガスを流して、前記石英上に形成された窒化シリコンを除去する工程を、前記反応容器内の圧力を 10 Torr 以上として行う。

【0016】

また、好ましくは、前記窒化シリコン膜を形成する前後の少なくともいずれか一方に前記反応容器内を NH_3 でガスバージする。

【0017】

また、本発明によれば、

ビス ターシャル ブチル アミノ シランと NH_3 とを原料ガスとして反応容器内に流して、熱CVD法により窒化シリコン膜を前記反応容器内に設けられた半導体ウェーハ上に形成する半導体製造装置であって、

前記反応容器内に形成された窒化シリコンを前記反応容器内に NF_3 ガスを流して除去するようにしたことを特徴とする半導体製造装置が提供される。

【0018】

【発明の実施の形態】

次に、図面を参照して本発明の一実施の形態を説明する。

【0019】

本発明において使用するBTBASは常温では液体であるので、図2、図3に示すようなBTBAS供給装置を用いて炉内へ導入する。

【0020】

図2に示すBTBAS供給装置は、恒温槽と気体流量制御の組合せである。図3に示すBTBAS供給装置は、液体流量制御と気化器との組合せにより流量制御を行うものである。

【0021】

図2を参照すれば、BTBAS供給装置4においては、BTBAS液体原料42を備えた恒温槽41内を100°C程度に加熱し、BTBASの蒸気圧を高くすることによりBTBASを気化し、その後気化したBTBASは、マスフローコントローラ43により流量制御されて、BTBAS供給口44より図1に示す縦型LPCVD(減圧CVD)成膜装置のノズル21の供給口22に供給される。なお、このBTBAS供給装置4においては、BTBAS液体原料42からBTBAS供給口44に至るまでの配管は、配管加熱部材45によって覆われている。

【0022】

図3を参照すれば、BTBAS供給装置5においては、BTBAS液体原料52を備えたBTBASタンク51内に、押し出しガス導入口53から導入された

押し出しガスH₂、N₂を配管54を介して導入することにより、BTBAS液体原料32を配管55に押し出し、その後BTBAS液体原料は、液体流量制御装置56により流量制御されて気化器57に送られ、気化器57で気化されてBTBAS供給口58より図1に示す縦型LPCVD（減圧CVD）成膜装置のノズル21の供給口22に供給される。なお、このBTBAS供給装置5においては、気化器57からBTBAS供給口58に至るまでの配管は、配管加熱部材59によって覆われている。

【0023】

次に、本実施の形態で好適に使用できる縦型LPCVD成膜装置を図1を参照して説明する。

【0024】

縦型LPCVD成膜装置1においては、石英反応管11の外部にヒータ13を備えており、石英反応管11内を均一に加熱できる構造となっている。石英反応管11内には石英インナーチューブ12が設けられている。石英インナーチューブ12内には、複数の半導体ウェーハを垂直方向に積層して搭載する石英ポート14が設けられている。この石英ポート14は、キャップ15上に搭載されており、キャップ15を上下させることにより、石英インナーチューブ12内に挿入され、また石英インナーチューブ12から取り出される。石英反応管11および石英インナーチューブ12の下部は開放された構造となっているが、キャップ15を上昇させることにより、キャップ15の底板24により閉じられ気密な構造となる。石英インナーチューブ12の下部には、石英ノズル18、21が連通して設けられている。石英インナーチューブ12の上部は開放されている。石英インナーチューブ12と石英反応管11との間の空間の下部には、排気口17が連通して設けられている。排気口17は真空ポンプ（図示せず）に連通しており、石英反応管11内を減圧できる。石英ノズル18、21から供給された原料ガスは、各々の噴出口20、23から石英インナーチューブ12内に噴出され、その後、石英インナーチューブ12内を下部から上部まで移動し、石英インナーチューブ12と石英反応管11との間の空間を通り下方に流れ、排気口17から排気される。

【0025】

次に、この縦型LPCVD成膜装置1を使用して窒化シリコン膜を製造する方法について説明する。

【0026】

まず、多数枚の半導体ウェーハ16を保持した石英ポート14を600℃以下の温度に保たれた石英インナーチューブ12内に挿入する。

【0027】

次に、真空ポンプ（図示せず）を用いて排気口17より真空排気する。ウェーハの面内温度安定効果を得るため、1時間程度排気することが好ましい。

【0028】

次に、石英ノズル18の注入口19よりNH₃ガスを注入し、石英反応管11内を、BTBASを流す前にNH₃とでページする。

【0029】

次に、石英ノズル18の注入口19よりNH₃ガスを注入し続けると共に、石英ノズル21の注入口22よりBTBASを注入して、半導体ウェーハ16上にSi₃N₄膜を成膜する。

【0030】

次に、石英ノズル18の注入口19よりNH₃ガスを注入したまま、BTBASの供給を停止して、石英反応管11内をNH₃でページする。

【0031】

BTBASのみ流すとSi₃N₄膜とは異なる膜ができるため、デポジション前後にNH₃によるページを行うことが好ましい。

【0032】

次に、石英ノズル18よりN₂を石英反応管11内に流入させてN₂ページを行い、石英反応管11内のNH₃を除去する。

【0033】

その後、N₂の供給を止めて石英反応管11内を真空にする。N₂ページとその後の石英反応管11内の真空排気は数回セットで実施する。

【0034】

その後、石英反応管11内を真空状態から大気圧状態へ戻し、その後、石英ポート14を下げる、石英反応管11より引き出し、その後、石英ポート14および半導体ウェーハ16を室温まで下げる。

【0035】

上記窒化シリコン膜の製造方法を繰り返して、石英反応管11内のSi₃N₄膜厚が3000Åに達した時点で、NF₃ガスを石英ノズル18から、石英反応管11内へ導入することによりSi₃N₄膜のその場クリーニング(*in situ cleaning*)を行う。

【0036】

次に、このクリーニング方法について説明する。

【0037】

まず、半導体ウェーハ16を保持しない石英ポート14を600℃の温度に保たれた石英インナーチューブ12内に挿入する。

【0038】

次に、真空ポンプ(図示せず)を用いて排気口17より真空排気する。

【0039】

次に、石英ノズル18の注入口19よりNF₃ガスを500ccmの流量で注入し、真空ポンプ(図示せず)を用いて排気口17より真空排気しながら、石英反応管11内を10Torr以上に保った状態で、石英反応管11内のクリーニングを行う。

【0040】

次に、NF₃ガスの供給を止めて、真空ポンプ(図示せず)を用いて排気口17より真空排気して、残留NF₃ガスを排気する。

【0041】

次に、石英ノズル18よりN₂を石英反応管11内に流入させてN₂ページを行い、石英反応管11内のNF₃を除去する。

【0042】

その後、真空ポンプ(図示せず)を用いて排気口17より真空排気する。真空排気とN₂ページは数サイクル実施する。

【0043】

その後、石英反応管11内を真空状態から大気圧状態へ戻し、その後、石英ポート14を下げる、石英反応管11より引き出す。

【0044】

なお、 NF_3 クリーン時は Si_3N_4 膜がエッティングされると同時に石英もエッティングされてしまう。従って Si_3N_4 膜を多くエッティングし、石英(SiO_2)をできるだけエッティングさせない条件が大切である。

【0045】

図6に圧力とエッティングの選択性の関係を示す。この図において、横軸は石英反応管11内の圧力を示し、縦軸は Si_3N_4 膜のエッティングレート($ER(SiN)$)と石英のエッティングレート($ER(SiO_2)$)の比を示している。図6を参照すれば、高圧にすればするほど選択性が良くなり、石英(SiO_2)がエッティングされにくくなることがわかる。こういった理由で圧力を10Torr以上とすることが好ましい。また、さらに高圧にすることにより、選択性はさらに良くなり、加えてエッティングレートも上昇するため、エッティング時間を短縮することができる。例えば、圧力を10Torrとした場合、エッティングに30分程度の時間を要していたのに対し、圧力を70Torrとした場合、15分程度で同等のエッティングを行うことができる。

【0046】

NF_3 クリーニングを、 Si_3N_4 膜を3000Å成膜する毎に実施することにより、連続100Runのパーティクルフリーの Si_3N_4 膜をメンテナンスフリーで形成することができる。図7にデータを示す。図7において、横軸は成膜回数を示し、3回に1回は空欄となっている。空欄部は NF_3 クリーンを示し、縦軸は粒径0.18μm以上のウェーハ上の異物の個数を示す。また、 NF_3 ガスを用いたクリーニングは、石英反応管11内に NF_3 ガスを500ccmの流量で注入し真空ポンプにより真空排気しながら、石英反応管11内を10Torr(1300Pa)に保ち、温度を600℃程度として、30分間行った。なお、図7で、topとは、125枚のウェーハを処理した場合の下から115枚目をいい、cntとは、下から66枚目をいい、botとは下から16枚目をいう。

【0047】

また、 NF_3 クリーン1回に要する時間は2.5時間(NF_3 ガスを流すのは30分、残りの時間はポートアップ、真空引き等を行う時間)であり、従来のメンテナンスに要する16時間と比較しても利点がある。

【0048】

【発明の効果】

BTBASと NH_3 とにより Si_3N_4 膜を製造する場合に、メンテナンス頻度をなるべく小さくできると共にパーティクルの発生も抑制または防止できる。

【図面の簡単な説明】

【図1】

本発明の一実施の形態で使用する縦型LPCVD成膜装置を説明するための概略断面図である。

【図2】

本発明の一実施の形態で使用する成膜装置において好適に使用されるBTBAS供給装置を説明するための概略図である

【図3】

本発明の一実施の形態で使用する成膜装置において好適に使用されるBTBAS供給装置を説明するための概略図である

【図4】

BTBASと NH_3 とを原料ガスとして形成した Si_3N_4 膜の膜吸収率を示す図である。

【図5】

BTBASと NH_3 とを原料ガスとして形成した Si_3N_4 膜の膜ストレスを示す図である。

【図6】

BTBASと NH_3 とを原料ガスとして形成した Si_3N_4 膜の NF_3 による選択エッティング性を説明するための図である。

【図7】

NF_3 クリーニングを、BTBASと NH_3 とを原料ガスとして形成した Si

N_3 膜を 3000 Å 成膜する毎に実施することによる、連続成膜の状況を説明するための図である。

【符号の説明】

1 … 縦型成膜装置

4、5 … B T B A S 供給装置

1 1 … 石英反応管

1 2 … 石英インナーチューブ

1 3 … ヒータ

1 4 … 石英ポート

1 5 … キャップ

1 6 … 半導体ウェーハ

1 7 … 排気口

1 8、2 1 … 石英ノズル

4 1 … 恒温槽

5 1 … B T B A S 原料タンク

4 2、5 2 … B T B A S 液体原料

5 3 … キャリアガス導入口

3 5、5 4、5 5 … 配管

4 3 … マスフローコントローラ

4 4、5 8 … B T B A S 供給口

5 6 … 液体流量制御装置

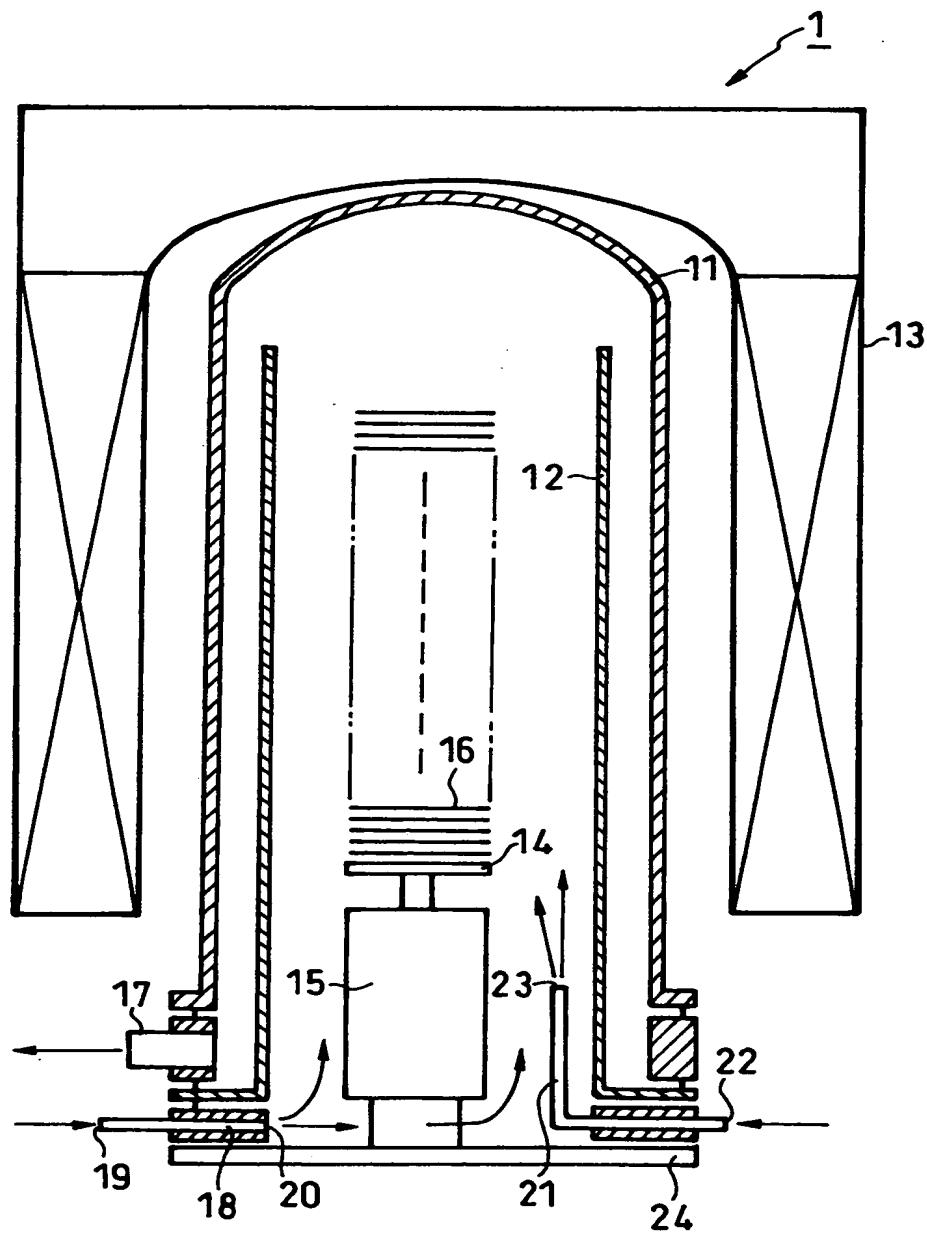
5 7 … 気化器

4 5、5 9 … 配管加熱部材

【書類名】 図面

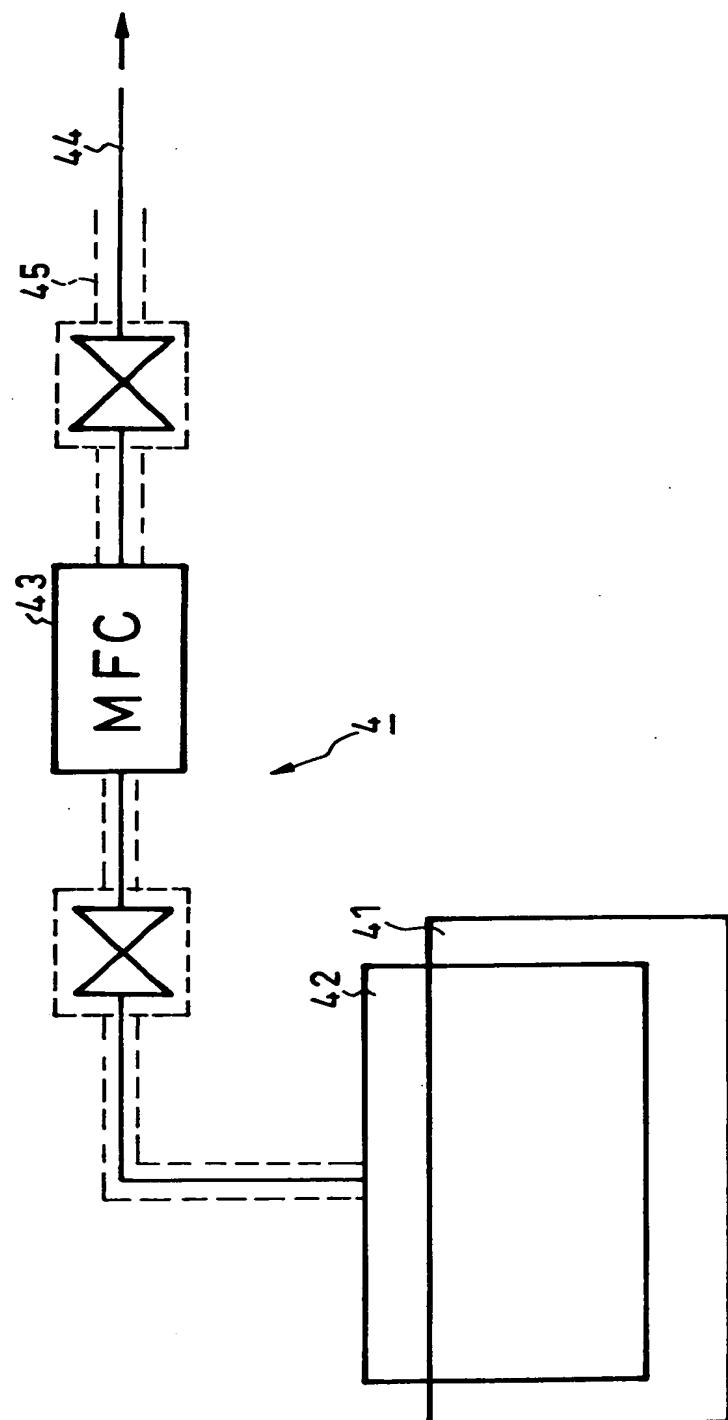
【図1】

図 1



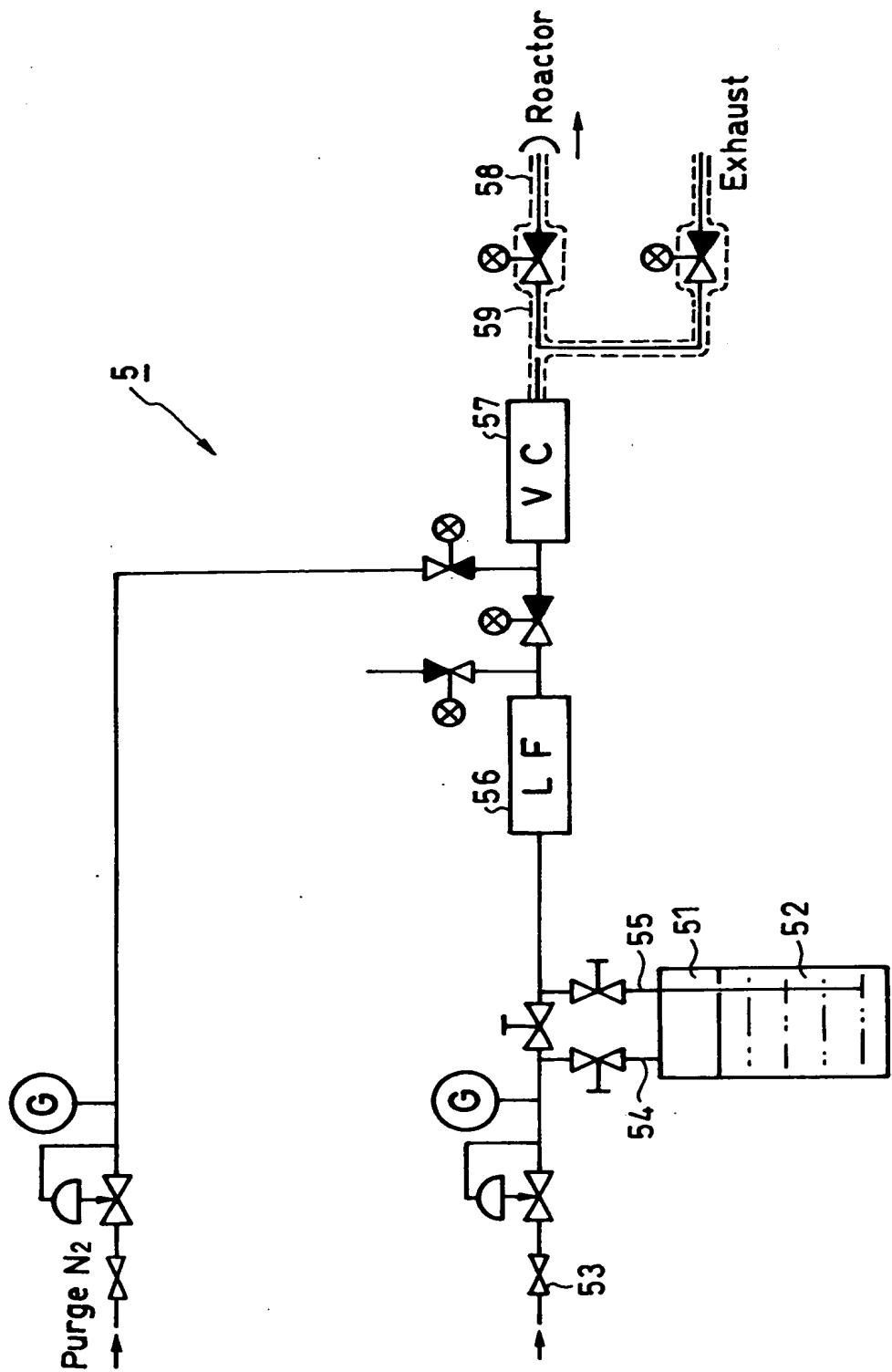
【図2】

図2



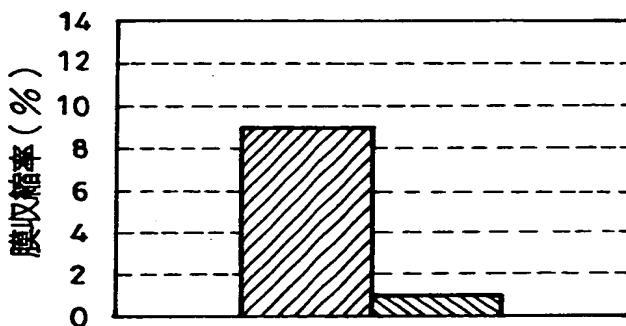
【図3】

四 3



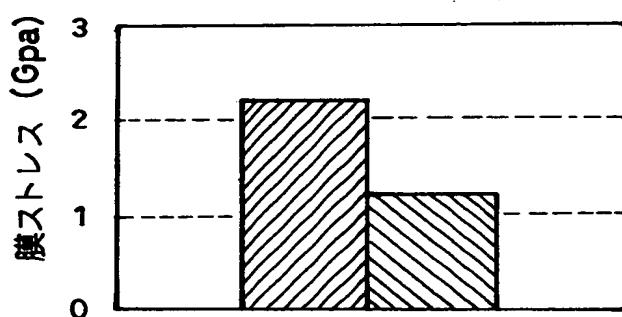
【図4】

図4



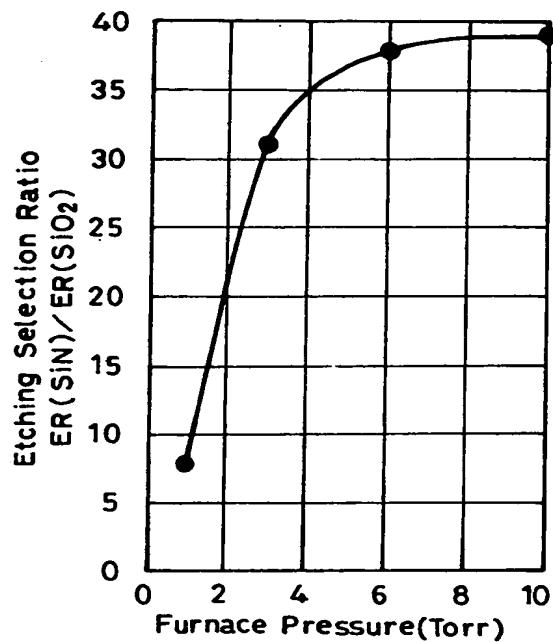
【図5】

図5



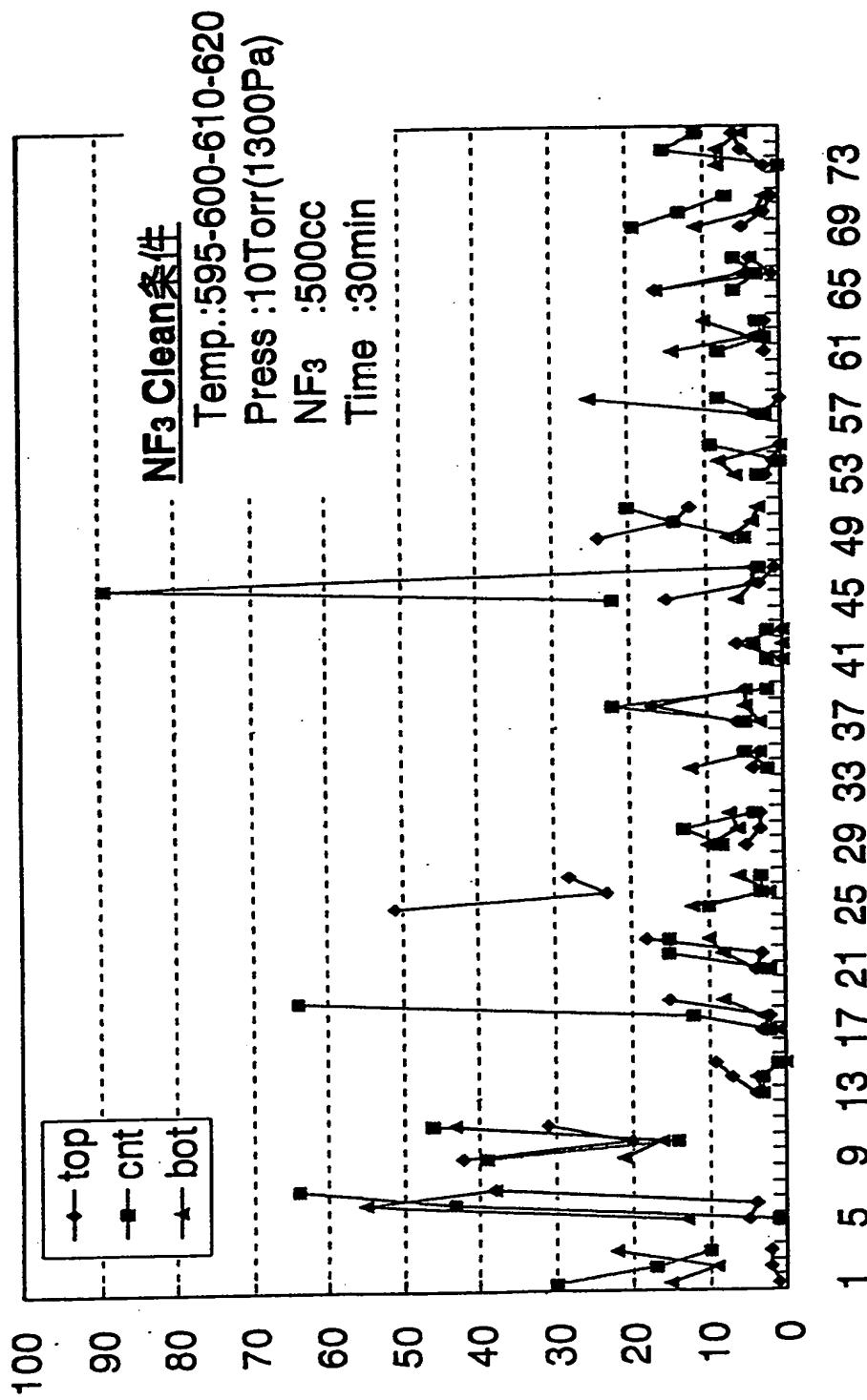
【図6】

図6



【図7】

図7



【書類名】 要約書

【要約】

【課題】メンテナンス頻度をなるべく小さくできると共にパーティクルの発生も抑制または防止できる窒化シリコン膜の製造工程を備える半導体装置の製造方法および半導体製造装置を提供する。

【解決手段】ビス ターシャル ブチル アミノ シランとNH₃とを原料ガスとして石英反応容器内に流して、熱CVD法により窒化シリコン膜を石英反応容器内に設けられた半導体ウェーハ上に形成する工程を所定回数繰り返した後に、石英反応容器内にNF₃ガスを流して、石英反応容器内に形成された窒化シリコンを除去し、その後また、ビス ターシャル ブチル アミノ シランとNH₃とを原料ガスとして石英反応容器内に流して、熱CVD法により窒化シリコン膜を石英反応容器内に設けられた半導体ウェーハ上に形成する工程を所定回数繰り返す。

【選択図】 なし

認定・付加情報

特許出願の番号 平成11年 特許願 第333129号
受付番号 59901144705
書類名 特許願
担当官 第五担当上席 0094
作成日 平成11年11月26日

<認定情報・付加情報>

【提出日】 平成11年11月24日

次頁無

出願人履歴情報

識別番号 [000001122]

1. 変更年月日 1993年11月 1日

[変更理由] 住所変更

住 所 東京都中野区東中野三丁目14番20号

氏 名 国際電気株式会社